

FIȘA DISCIPLINEI¹

1. Date despre program

1.1 Instituția de învățământ superior	Universitatea „Politehnica” din Timișoara
1.2 Facultatea ² / Departamentul ³	Automatică și Calculatoare / Calculatoare
1.3 Catedra	-
1.4 Domeniul de studii	Calculatoare și Tehnologia informației
1.5 Ciclul de studii	Master
1.6 Programul de studii / Calificarea	Computer Engineering / inginer

2. Date despre disciplină

2.1 Denumirea disciplinei	Evolvable Hardware						
2.2 Titularul activităților de curs	Ș.I.dr.ing. Lucian PRODAN						
2.3 Titularul activităților de seminar	Asist.dr.ing. Flavius OPRÎȚOIU, drd.ing. Alexandru IOVANOVIĆI						
2.4 Anul de studiu	2	2.5 Semestrul	1	2.6 Tipul de evaluare	E	2.7 Regimul disciplinei	Opțională

3. Timpul total estimat (ore pe semestru al activităților didactice)

3.1 Număr de ore pe săptămână	3	din care:3.2 curs	2	3.3 seminar/laborator	2
3.4 Total ore din planul de învățământ	105	din care:3.5 curs	28	3.6 seminar/laborator	28
Distribuția fondului de timp					ore
Studiul după manual, suport de curs, bibliografie și notițe					14
Documentare suplimentară în bibliotecă, pe platformele electronice de specialitate și pe teren					14
Pregătire seminarii/laboratoare, teme, referate, portofolii și eseuri					21
Tutoriat					7
Examinări					3
Alte activități					
3.7 Total ore studiu individual	49				
3.8 Total ore pe semestru	115				
3.9 Numărul de credite	9				

4. Precondiții (acolo unde este cazul)

4.1 de curriculum	<ul style="list-style-type: none"> Arhitectura calculatoarelor, Organizarea calculatoarelor, Fundamente de ingineria calculatoarelor
4.2 de competențe	<ul style="list-style-type: none"> Cunoștințe elementare de design hardware/software

5. Condiții (acolo unde este cazul)

5.1 de desfășurare a cursului	<ul style="list-style-type: none"> Sală de mărime medie, Materiale suport: laptop, proiector, tablă
5.2 de desfășurare a seminarului/laboratorului	<ul style="list-style-type: none"> Laborator cu 15 calculatoare, 10 platforme reconfigurabile diferite (Altera, Xilinx), medii de dezvoltare Quartus și WebPack, tablă

6. Competențe specifice acumulate

Competențe profesionale ⁴	<ul style="list-style-type: none"> Operarea cu fundamente științifice, ingineresti și ale informaticii Proiectarea componentelor hardware, software și de comunicații Soluționarea problemelor folosind instrumentele științei și ingineriei calculatoarelor Îmbunătățirea performanțelor sistemelor hardware, software și de comunicații
--------------------------------------	---

¹ Formularul corespunde Fișei Disciplinei promovată prin OMECTS 5703/18.12.2011 (Anexa3);

² Se înscrie numele facultății care gestionează programul de studiu căruia îi aparține disciplina;

³ Se înscrie numele departamentului căruia i-a fost încredințată susținerea disciplinei și de care aparține titularul cursului;

⁴ Aspectul competențelor profesionale va fi tratat cf. Metodologiei OMECTS 5703/18.12.2011. Se vor prelua competențele care sunt precizate în Registrul Național al Calificărilor din Învățământul Superior RNCIS (http://www.rncis.ro/portal/page?_pageid=117,70218&_dad=portal&_schema=PORTAL) pentru domeniul de studiu de la pct. 1.4, programul de studii de la pct. 1.6 din această fișă și materia în cauză

	<ul style="list-style-type: none"> • Proiectarea, gestionarea ciclului de viață, integrarea și integritatea sistemelor hardware, software și de comunicații
Competențe transversale	<ul style="list-style-type: none"> • Comportarea onorabilă, responsabilă, etică, în spiritul legii pentru a asigura rezolvarea problemei • Demonstarea spiritului de inițiativă și acțiune pentru actualizarea cunoștințelor profesionale, economice și de cultură organizațională • Identificarea, descrierea și derularea proceselor din managementul proiectelor, cu preluarea diferitelor roluri în echipă și descrierea clară și concisă, verbal și în scris, în limba română și într-o limbă de circulație internațională, a rezultatelor din domeniul de activitate

7. Obiectivele disciplinei (reieșind din grila competențelor specifice acumulate)

7.1 Obiectivul general al disciplinei	<ul style="list-style-type: none"> • Dobândirea noțiunilor de bază din domeniul tehnologiilor și platformelor reconfigurabile, cu exemplificare în mediile Altera Quartus și Xilinx Webpack. • Aprofundarea metodelor de codesign hardware/software cu exemplificare în limbajele VHDL/Verilog.
7.2 Obiectivele specifice	<ul style="list-style-type: none"> • Construirea unei imagini de ansamblu asupra sinergiei din sistemele de calcul cu accent pe reconfigurabilitatea modulelor hardware/software componente • Consolidarea bazei teoretice înșușite de studenți la disciplinele anterioare și dezvoltarea abilităților de operare cu concepte proprii tehnologiilor reconfigurabile • Prezentarea atributelor strategiilor de reconfigurare și dezvoltarea abilităților de proiectare a componentelor hardware și software din cadrul sistemelor reconfigurabile • Instruirea practică a studenților asupra tehnicilor de îmbunătățire a performanțelor unor aplicații prin implementări bazate pe sisteme reconfigurabile • Prezentarea metodelor de proiectare și integrare de subsisteme reconfigurabile în sisteme hardware-software complexe

8. Conținuturi

8.1 Curs	Număr de ore	Metode de predare
1. Introduction <ul style="list-style-type: none"> 1.1. Current technology limitations. The ITRS sequence for near and medium term future 1.2. Biologically-inspired computing. Motivation. The POE model and its implications. 1.3. Characteristics of Evolvable Circuits and Systems 1.4. The Good and The Bad of Evolvable Hardware <ul style="list-style-type: none"> 1.4.1. Technology and Applications 1.4.2. Evolvable VS Evolved Hardware 1.4.3. Intrinsic VS Extrinsic Evolution. 1.4.4. Online VS Offline Evolution 1.5. The Embryonics project. <ul style="list-style-type: none"> 1.5.1. Description, motivation and implementation. 1.5.2. The MuxTree. 1.5.3. The MemTree. 1.5.4. Embryonics and SEUs. 1.6. The POEtic project. <ul style="list-style-type: none"> 1.6.1. Project description, motivation and implementation. 1.6.2. The organic subsystem. 1.6.3. Molecules. 1.6.4. The routing layer. 1.6.5. Results. 	10	Prelegere interactivă susținută de prezentări PPT, conversația, dezbateră, studiul de caz, brainstorming, analiza SWOT
2. Fundamentals of Evolutionary Computation <ul style="list-style-type: none"> 2.1. What are and how do evolutionary algorithms work. Genetic algorithms. 2.2. Configurable vs programmable computing 2.3. Components of a GA: Representation, Variation, Evaluation, Selection, Population and Termination Criteria. 2.4. Parameter Tuning and Selection 2.5. Swarm intelligence. Ant colony optimization, particle swarm optimization, intelligent water drops. 2.6. Other evolutionary algorithms: memetic, bacteriologic, cultural and differential search algorithms. Gaussian adaptation. 2.7. Metaheuristic methods: simulated annealing, tabu search, extremal optimization, cross-entropy and reactive search optimization 2.5. Examples. Problems and solutions. 	8	
3. Biology and self-similarity <ul style="list-style-type: none"> 3.1. L-systems. <ul style="list-style-type: none"> 3.1.1. Definitions and properties. 3.1.2. Examples: algae, Cantor dust, Koch curve, Sierpinski triangle, 	6	

fractal plant 3.2. Penrose tilings. 3.2.1. Definition and properties. Periodic and aperiodic tilings 3.2.2. Original pentagonal Penrose tiling, Kite and dart tiling, rhombus tiling 3.2.3. The golden ratio and local pentagonal symmetry 3.2.4. Inflation and deflation 3.2.5. Consequences and applications 3.3. Cellular automata 3.3.1. Definitions and classification: reversible and totalistic 3.3.2. Elementary cellular automata. Rule space. 3.3.3. Applications. Conway's game of life. Langton's loops. WireWorld. VonNeumann's cellular automata. Modelling traffic. Generating random numbers.		
4. Using Evolvable Hardware 4.1. Synthesis VS Adaptation 4.2. Design of Self-Adaptive Systems. Fault Tolerant and Real Time Systems 4.3. Online Reconfigurable Systems 4.4. Examples of EHW-based Fault Recovery	4	

Bibliografie

1. D. Mange, M. Tomassini (eds.). Bio-Inspired Computing Machines. Towards Novel Computational Architectures. Presse Polytechniques et Universitaires Romandes, 1998.
2. G.W. Greenwood, A.M. Tyrrell. Introduction to Evolvable Hardware. A Practical Guide for Designing Self-Adaptive Systems. IEEE Press Series on Computational Intelligence, 2007.
3. R.S. Zebulum et al. (eds.). Proceedings of the NASA/DoD Conference on Evolvable Hardware (EH'05). IEEE Computer Society, Los Alamitos CA, 2003-2005.

8.2 Seminar/laborator	Număr de ore	Metode de predare
1. Introducere în mediul de dezvoltare Altera Quartus. Demonstrarea funcționalității unei platforme DE2 prin rularea unor configurații predefinite. Conceperea și rularea unei configurații hardware simple.	2	Expunere temă, prelegerea interactivă, abordare euristică, dezbateri, controversă creativă, problematizare, algoritmicizare, brainstorming.
2. Conectarea unei tastaturi și a unui monitor la platforma Altera DE2.	2	
3. Accesarea unui accelerometru utilizând platforma Altera DE0.	2	
4. Implementarea unui sumator paralel pe 4 biți cu afișarea operanzilor și a rezultatului. Modelare în VHDL/Verilog (sau vizual), simulare în VHDL/Verilog. Rularea pe Altera DE2.	4	
5. Implementarea unui înmulțitor secvențial pe 4 biți cu afișarea operanzilor și a rezultatului. Modelare în VHDL/Verilog (sau vizual), simulare în VHDL/Verilog. Rularea pe Altera DE2.	4	

Bibliografie

1. S. Hauck, A. DeHon. Reconfigurable Computing. The Theory and Practice of FPGA-Based Computation. Morgan Kaufmann, 2008
2. M. Gokhale, P.S. Graham. Reconfigurable Computing. Springer, 2005
3. P. Lysaght and W. Rosenstiel (eds.). New Algorithms, Architectures and Applications for Reconfigurable Computing. Springer, 2005
4. R. Cofer and B. Harding. Rapid System Prototyping with FPGAs: Accelerating the Design Process. Newnes, 2005

9. Corelarea conținutului disciplinei cu cerințele specialiștilor din domeniu și cu așteptările angajatorilor reprezentativi

- Cunoștințele legate de design-ul, configurarea și testarea unor dispozitive ce utilizează tehnologia FPGA sunt importante pentru completarea profilului ingineresc în domeniul Calculatoare și Tehnologia Informației
- O parte semnificativă a angajatorilor din domeniul dezvoltării de sisteme de calcul solicită sau consideră un avantaj semnificativ cunoștințele de design hardware/software avansat precum și aplicarea acestora asupra unor dispozitive cu FPGA. Cunoștințele de limbaje de descriere hardware precum VHDL sau Verilog sunt esențiale.

10. Evaluare

Tip activitate	10.1 Criterii de evaluare	10.2 Metode de evaluare	10.3 Pondere din nota finală
10.4 Curs	Prezentarea unor subiecte impuse sub formă de sinteză	Examinare scrisă	40 %
	Stilul de corelare a detaliilor tehnice corespunzătoare subiectelor	Examinare scrisă	10 %

	Gradul de aprofundare a subiectelor	Examinare scrisă	10 %
10.5 Seminar /laborator	Implementarea lucrărilor corespunzătoare de laborator	Prezentarea rezolvărilor, răspunsuri la întrebări. Demonstrarea rezolvării prin rularea pe platforma hardware	30 %
	Caracteristici și stil de design	Examinare orală, pe calculator și platforma hardware	5 %
	Prezența	Evidența prezenței	5 %
10.6 Standard minim de performanță (volumul de cunoștințe minim necesar pentru promovarea disciplinei și modul în care se verifică stăpânirea lui)			
<ul style="list-style-type: none"> • Proiectarea, testarea și rularea unei configurații de complexitate medie: câteva module hardware, asignarea intrărilor și ieșirilor, comanda afișajelor • Stăpânirea metodelor elementare de implementare a unui design digital în FPGA • Operații de bază în interacțiunea cu o platformă reconfigurabilă cu FPGA • Subiectele de examen trebuie să totalizeze cel puțin 5 puncte 			

11. Compatibilitate internațională

- University of Missouri-Rolla, CpE/EE/SysEng 301 – Evolvable Hardware (Adaptive Devices, Circuits and Systems)
- Brno University of Technology, EUD – Evolutionary and Unconventional Hardware
- University of Oslo, INF-EHW – Evolutionary Computation and Evolvable Hardware

Data
completării

Semnătura titularului de curs

Semnătura titularilor de seminar

Ș.I.dr.ing. Lucian PRODAN

Asist.dr.ing. Flavius OPRIȚOIU Drd.ing. Alexandru IOVANOVICI

.....

.....

Data avizării în departament

Semnătura directorului de departament

Prof. dr. Ing. Vladimir Ioan CREȚU

.....