
Bibliografia Comentată

1 Lista de Referințe

Lista de cărți, capitole de carte și articole ce pot fi folosite pentru aprofundarea tehnicilor prezentate în acest îndrumător, cât și pentru dobândirea de noi cunoștințe și metodologii de proiectare a dispozitivelor hardware aritmetice este următoarea (ordinea este alfabetică):

- [1] S.M. Aziz, C.N. Basheer, .J. Kamruzzaman. *A Synthesisable VHDL Model for an Easily Testable Generalised Multiplier*. Proceedings of the 1st IEEE International Workshop on Electronic Design, Test and Applications (DELTA.02), 2002.
- [2] G.W. Bewick. *Fast Multiplication: Algorithms and Implementation*. PhD Dissertation, Electrical Eng. Dept., Stanford University, 1994.
- [3] A.D. Booth. *A Signed Binary Multiplication Technique*. Quarterly Journal of Mechanics and Applied Mathematics, vol. 4, pp. 236-240, 1951.
- [4] D.G. East, J.W. Moore. *Overflow Indication in Two's Complement Arithmetic*. IBM Technical Disclosure Bulletin, vol. 19, no.8, pp. 3135-3136, 1977.
- [5] M. Ercegovac, T. Lang. *Digital Arithmetic*. Morgan Kaufmann Publishers, 2004
- [6] J.P. Hayes. *Computer Architecture and Organization 3rd Edition*. McGraw-Hill, 1998.

- [7] J.L. Hennessy, D.A. Patterson. *Computer Architecture. A Quantitative Approach* 3rd edition. pp. A-11, Morgan Kaufmann, 2002.
- [8] D.A. Patterson, J.L. Hennessy. *Computer Organization & Design. The Hardware/Software Interface*, Morgan Kaufmann, 1994.
- [9] A.R. Omondi. *Computer Arithmetic Systems. Algorithms, Architecture and Implementations*. Prentice-Hall, 1994.
- [10] B. Parhami. *Computer Arithmetic. Algorithms and Hardware Designs*. Oxford University Press, 2000.
- [11] M.J. Schulte, P.I. Balzola, A. Akkas, R.W. Brocato. *Integer Multiplication with Overflow Detection or Saturation*. IEEE Transactions on Computers, Vol. 49, No. 7, pp 681-691, 2000.
- [12] M. Vlăduțiu. *Arhitectura Calculatoarelor I. Note de Curs*. Universitatea "Politehnica" din Timișoara, 2005.
- [13] J. F. Wakerly. *Digital Design. Principles and Practices. Third Edition*. Prentice Hall, 2000.

2 Comentarii

În această secțiune vom comenta relația dintre lucrările de laborator, așa cum sunt ele prezentate în acest tutorial și referințele listate în secțiunea precedentă. Evident, toate lucrările au ca referință esențială cursul de Arhitectura Calculatoarelor I [12], predat de domnul Profesor Mircea Vlăduțiu în cadrul programei Facultății de Automatică și Calculatoare a Universității "Politehnica" din Timișoara. Practic, toate ideile de natură teoretică și practică din îndrumător sunt își au originea în acest curs.

- **Lucrarea 1.**

În privința reprezentării numerelor în virgulă fixă, sunt utile toate cărțile dedicate aritmeticii în sistemele de calcul. Prin urmare, primele

capitole din referințele [5], [9] și [10] sunt extrem de utile în informarea cu privire la maniera de reprezentare a informației în calculator.

- **Lucrarea 2.**

Ca și în cazul primei lucrări, referințele [5], [9] și [10] sunt extrem de importante. Însă, pe lângă acestea, cărțile lui Patterson și Hennessy [7] și [8] tratează în mod consistent problematica standardului IEEE 754.

- **Lucrările 3, 4 și 5.**

Documentarea suplimentară în ceea ce privește sumatoarele poate fi destul de complexă. Din punct de vedere algoritmic, subiectul este foarte bine tratat în referința [10], în timp ce [9] prezintă detalii importante în privința aspectelor ce țin de implementare și performanță. Cărțile listate ca referințele [5] și [9] tratează sumatoarele într-o manieră exhaustivă, orintată spre aplicațiile practice. Ideile fundamentale legate de performanța în sistemele hardware aritmetice – partea de sumatoare – sunt prezentate succint și în [6], [7], [8].

- **Lucrările 6 și 7.**

Sinteza dispozitivelor aritmetice pe structuri iterative, secvențiale, se face – în cadrul acestui îndrumător, pe platforme hardware de tip Hayes. Prin urmare, referința [6] este esențială. În plus, metodologiile de sinteză ale unităților de control sunt tratate *in extenso* în [8] (Anexa B) și [13].

- **Lucrarea 8.**

Aceasta este o lucrare “research-oriented” și abordează o metodologie exploratorie de creștere a performanțelor dispozitivelor de înmulțire prin studiu și explorări la nivel algoritmic. Astfel, articolele [3], [4] și [11] tratează în amănunt problema abordată: înmulțirea rapidă în condițiile apariției situației de overflow. Problema dată cere testarea dispozitivului de înmulțire, descris la nivel comportamental într-un limbaj de descriere hardware. Referința [1] este relevantă pentru rezolvarea problemei propuse în lucrare, deoarece abordează problematica testării dispozitivelor de înmulțire în VHDL.

- **Lucrările 9 și 10.**

Pe lângă cărțile importante ale domeniului [5], [9], [10], pentru aceste lucrări este extrem de utilă consultarea tezei lui G.W. Bewick [2], precum și a articolului esențial al lui Booth – referința [3].

- **Lucrarea 11.**

Implementările matriceale ale operației de înmulțire, precum și creșterea performanței dispozitivelor corespunzătoare sunt tratate în detaliu în referințele: [2], [5], [10], cu un plus pentru [5] care descrie în detaliu tehnicile de optimizare a parametrilor dispozitivelor de înmulțire.

- **Lucrarea 12.**

Implementarea secvențial-iterativă a operației de împărțire binară este prezentată în referința [6]. Detalii cu privire la algoritmi folosiți pentru operația de împărțire pot fi găsite în cărțile [5], [9], [10].